

ANALOG DESIGN ENGINEER

근무 부서: Analog Design Team

근무지: 대전(신입,경력)

자격요건

• 공통

- (1) 전자/전기 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

• 경력

- (1) Analog 회로설계 분야 만 2년 이상의 경력

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행업무

• 경력

- (1) Block 및 full-chip 설계, 검증 및 평가
- (2) Sigma-delta ADC/DAC, SAR ADC
- (3) EMC를 고려한 절연 통신 physical layer (ISO-SPI, ISO-UART)와 protocol
- (4) 고정밀 voltage reference, amplifier, oscillator, regulator, charge pump 등
- (5) 배정된 설계에 대한 기능 안전 업무 (기능안전 전문팀과 협업)

• 신입

- (1) 회로 설계에 요구되는 기초 학습 및 presentation
- (2) 설계된 회로의 simulation 검증과 문서 작성
- (3) 기능 안전 기초 학습
- (4) Chip 평가 수행과 문서 작성

우대사항

- 고정밀/고전압 analog 회로설계 전문성
- Systematic 설계검증 전문성 (EDA 사용 skill과 검증 방법론)
- Analog-digital mixed full-chip 설계/검증 전문성
- Verilog-A/Verilog-AMS 모델링 전문성
- 기능/성능/신뢰성 불량 분석 및 문제해결 전문성

LAYOUT DESIGN ENGINEER

근무 부서: Analog Design Team

근무지: 대전(신입,경력)

자격요건

- 공통

- (1) 전자/전기 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

- 경력

- (1) Layout 설계 분야 만 2년 이상의 경력

- 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행업무

- 경력

- (1) 혼성 신호 chip의 floor-planning 및 다양한 block의 full custom 레이아웃 설계
- (2) 고정밀 회로 (voltage reference, oscillator, ADC/DAC 등)의 레이아웃 설계
- (3) 고전압 회로 (regulator, charge pump 등)의 레이아웃 설계
- (4) 노이즈 및 EMC에 강건한 레이아웃 설계
- (5) 고전압 ESD network 설계 및 레이아웃 설계

- 신입

- (1) 레이아웃 설계에 요구되는 기초 학습 및 presentation
- (2) Comparator, amplifier, oscillator 등 기본 block의 레이아웃

우대사항

- 혼성 신호 chip의 floor-planning 및 full custom 레이아웃 설계 전문성
- 고전압 BCD 공정의 높은 이해 및 활용성
- 고전압 ESD 회로 개발 및 레이아웃 설계 전문성
- SKILL 및 SVRF 코딩 전문성 및 업무 효율화에 활용성
- 다양한 foundry의 PDK에 대한 높은 이해도와 tape-out process 수행 경험

DIGITAL DESIGN ENGINEER

근무 부서: Digital Design Team

근무지: 서울/대전(면접 후 결정)

자격요건

• 공통

- (1) 전자/전기 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

• 경력

- (1) Digital 회로설계 분야 만 2년 이상의 경력

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행 업무

• 경력

- (1) 제품 별 요구사항에 기반하여 RTL 설계 및 검증
 - 차량용 디지털 회로 / 디지털 신호 처리 / Communication interface
 - 아날로그 회로 및 주변 회로 제어
- (2) Synthesis & Timing analysis

• 신입

- (1) 회로 설계에 요구되는 기초 학습 및 presentation
- (2) 설계된 회로의 simulation 검증과 문서 작성
- (3) FPGA 검증, Chip 평가 수행과 문서 작성
- (4) 기능 안전 기초 학습

우대사항

- Verilog/VHDL/System Verilog를 이용한 RTL 설계 및 검증 전문성
- Digital 설계 관련 EDA tool 기술 전문성
 - Front-end/Back-end 모든 단계
- FPGA 검증 전문성
- Analog-digital mixed full-chip 설계 및 검증 전문성
- 기능/성능/신뢰성 불량 분석 및 문제해결 전문성

BATTERY ALGORITHM ENGINEER

근무 부서: Future Design Team

근무지: 대전(신입,경력)

자격요건

• 공통

- (1) 전자/전기/화학 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

• 경력

- (1) 배터리 알고리즘 개발 분야 만 2년 이상의 경력

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행업무

• 경력

- (1) 배터리 상태 추정 및 잔여 수명 예측 알고리즘 개발
- (2) 배터리 셀 모델링 개발
- (3) 배터리 알고리즘 개발/검증 프로세스 관리

• 신입

- (1) 배터리 특성 기초 학습 및 presentation
- (2) 배터리 상태 추정 알고리즘 검증 평가 및 분석
- (3) 배터리 진단 기능 시험

우대사항

- 배터리 셀의 전기화학적 특성 이해를 바탕으로 한 모델링 전문성
- 배터리 상태 알고리즘의 개발 전문성
- 배터리 모델링/해석 등 배터리 관련 업계 경험 보유
- MATLAB/Simulink/Python 소프트웨어 활용 가능
- 빅데이터 활용 및 통계 분석 전문성

H/W - APPLICATION ENGINEER

근무 부서: Application Engineering Team

근무지: 대전(신입,경력)

자격요건

• 공통

- (1) 전자/전기/통신 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

• 경력

- (1) H/W application 분야 만 2년 이상의 경력

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행업무

• 경력

- (1) 벤치마킹 및 반도체 기능/성능 테스트 수행
- (2) PCB 설계 및 제작, 디버깅 및 설계 가이드 제공
- (3) 시스템 레벨의 chip 검증 테스트, H/W 특성 최적화
- (4) 기술 지원
 - 제품 시연 및 시스템 협업 개발, 검증 업무 지원
 - 기술 문서 작성

• 신입

- (1) PCB 회로 설계에 요구되는 기초 학습
- (2) PCB artwork 및 BOM 관리
- (3) Chip 기능/성능 평가 수행 및 문서 작성

우대사항

- PCB 설계 (Altium, PADs) 및 Auto CAD 설계 전문성
- MCU 운용 및 DSP 업무 활용 전문성
- 반도체 분야 H/W 개발 전문성
- 전장 부품 및 BMS 등 배터리 관련 분야 전문성

EMBEDDED S/W ENGINEER

근무 부서: Application Engineering Team

근무지: 서울/대전(신입,경력)

자격요건

• 공통

- (1) 전자/전산/컴퓨터 계열 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

• 경력

- (1) S/W 개발 분야 만 2년 이상의 경력
- (2) MCU 제어 F/W 및 GUI 개발

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수

수행업무

• 경력

- (1) MCU F/W 및 window 기반 GUI 개발
- (2) 시스템 레벨의 chip 검증 테스트
- (3) 기술 지원
 - 제품 시연 및 시스템 협업 개발, 검증 업무 지원, 기술 문서 작성

• 신입

- (1) C, C++등을 이용한 F/W coding 및 debugging
- (2) GUI code 검증, GUI-F/W 연동 test 및 debugging

우대사항

- Window 기반 GUI 개발 경험자 (3년 이상 경력)
 - C#, QT (C++, QML) 경험자 외 관련 언어 경험자
 - 타겟 장치 통신 프로토콜 개발 경험 (이더넷 및 시리얼 패킷 처리)
- H/W의 높은 이해도와 MCU 관련 H/W 설계 경험
- 계측장비를 활용한 검증 전문성
- Signal processing의 제반 지식 보유 및 업무 활용성

FUNCTIONAL SAFETY ENGINEER

근무 부서: Safety Group

근무지: 서울(신입,경력)

자격요건

- 공통

- (1) 전자/전기 계열 또는 관련 학과 학사 이상 졸업 또는 졸업 예정
- (2) 나이/성별 무관

- 경력

- (1) 반도체 설계 또는 기능 안전 분야 만 2년 이상의 경력

- 신입

- (1) 2023년 2월 졸업 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 800, TOEIC-S 140, OPIC IM3 이상 또는 동 수준의 어학점수

수행업무

- (1) ISO 26262:2018 에 따른 제품의 기능안전 업무 전개
- (2) 글로벌 인증기관으로부터 수행하는 ISO 26262 기능안전 인증 대응
- (3) 반도체 제품에 대한 기능안전 요소의 분석 및 개발
- (4) 안전분석(Safety analysis) 수행 – FMEA, FMEDA, FTA, DFA
- (5) 기능안전 적용 제품군에 대한 형상관리 수행
- (6) 개발 프로젝트 내 기능안전 산출물 작성
- (7) 글로벌 인증기관이 주관하는 기능안전 엔지니어 교육 참여 및 자격증 취득

우대사항

- 원활한 의사소통이 가능하며 인성이 좋으신 분
- ISO 26262 또는 그에 준하는 기능안전 표준(IEC 61508 등)에 친숙한 분
- ALM(Application Lifecycle Management)의 사용, 응용 및 개발에 능숙한 분
- 외국어(영어, 중국어, 독일어) 구사능력이 우수한 분
- 글로벌 자동차 산업에서 혁신을 선도하고자 하는 진취적인 의지가 있는 사람

FULL STACK DEVELOPER

근무 부서: IT Team

근무지: 대전(신입,경력)

자격요건

• 신입

- (1) 2023년 2월 졸업 이후 또는 2024년 8월 졸업 예정
- (2) 학사 졸업 학점 3.3 이상 (4.5 기준)
- (3) TOEIC 700, TOEIC-S 130, OPIC IM2 이상 또는 동 수준의 어학 점수
- (4) Python, HTML, JavaScript 기본 개념의 이해

• 경력

- (1) MySQL 활용 경력
- (2) Python, Django, Vue.js 만 2년 이상의 실무 경력
- (3) Linux, Window Server 운영 경력
- (4) Network 장비의 기본 개념의 이해

수행업무

- (1) 수율 관리 프로그램 개발
- (2) 사내 자원 관리 프로그램 개발
- (3) 그룹웨어 연동
- (4) MS 솔루션 유지 관리
- (5) 사내 자산 관리 (PC, Server, Network 등)

우대사항

- 대용량 DB 설계/운영 경험
- EDA tools 에 대한 관리 경험
- Fabless 근무 경험
- Windows 또는 mobile 프로그램 개발 가능
- 머신러닝, AI 개발 경험

SALES & MARKETING

근무 부서: Sales & Marketing Team

근무지: 서울(경력)

자격요건

- 경력

- (1) 학사 이상 졸업
- (2) 나이/성별 무관
- (3) 영어 또는 중국어 가능자
- (4) HW/SW Engineer 경력 지원 가능
- (5) 반도체(IC) 기술영업 또는 Product Marketing 경력 5년 ~ 15년

수행업무

- 경력

- (1) 국내/외 신규 BMIC (Battery Management IC) Project 수주 및 고객사 관리

우대사항

- Automotive Sales 경력자
- 국내/외 Fabless 경력자
- 전기/전자 등 공학계열 전공자
- 전장 부품 및 BMS 등 배터리 관련 분야 전문성

QUALITY ENGINEER

근무 부서: Quality Assurance Team

근무지: 대전(경력)

자격요건

- **공통**
 - (1) 산업공학/전자/반도체 계열 학사 이상
 - (2) 나이/성별 무관
- **경력**
 - (1) 반도체 품질 관리 분야 만 2년 이상의 경력
 - (2) 당사 업무 분야별 공지 참조하여 지원가능

수행업무

- **경력**
 - (1) ISO9001/ISO14001 기반 품질 관리 프로세스 및 감사 수행
 - (2) 반도체 개발 품질 관리 (불량분석, 신뢰성 시험 등) 및 문서 작성
 - (3) 반도체 생산 품질 관리 (수율 관리 및 분석 등) 및 품질 개선
 - (4) 품질 부적합/변경점관리 대응
 - (4) 협력사 및 고객의 각종 품질 문서 및 Audit 대응

우대사항

- 품질시스템 프로세스 구축 경험 우대
- 외주협력사 품질관리 경험 우대
- 반도체 각종 표준 (JEDEC, AEC 등) 이해와 실무 경험 우대
- 반도체 불량분석 경험 우대
- 전장용 반도체 부품 품질 경력 우대